

doi: 10.17586/2226-1494-2024-24-6-1059-1065

УДК 621.382

## Исследование стабильности гибридной МОП-мемристорной памяти с использованием модифицированного метода оптимизации роя частиц

Андрей Владимирович Бондарев<sup>1</sup>, Владимир Николаевич Ефанов<sup>2</sup>✉<sup>1,2</sup> Уфимский университет науки и технологий, Уфа, 450076, Российская Федерация<sup>1</sup> [bondarevav@kfsu.edu.ru](mailto:bondarevav@kfsu.edu.ru), <https://orcid.org/0000-0002-2933-9599><sup>2</sup> [efanov@mail.ru](mailto:efanov@mail.ru)✉, <https://orcid.org/0000-0002-5917-2910>

### Аннотация

**Введение.** Рассматривается проблема оценки стабильности наноэлектронных структур, включающих гибридную транзисторно-мемристорную энергонезависимую память. Результаты исследования процессов в наноэлектронных структурах с использованием мемристоров показали, что дополнительно к обычному дрейфу параметров, свойственному полупроводниковым приборам, в данных структурах возникают новые уникальные эффекты. Такие эффекты приводят к неопределенности в оценке состояния ячеек мемристорной памяти. Исследование подобных эффектов находится в начальном состоянии, в том числе из-за отсутствия моделей, позволяющих в полном объеме исследовать изменчивость параметров и дрейф состояний мемристоров. В связи с этим предлагается использовать метаэвристический метод роя частиц, позволяющий оценивать устойчивость гибридной транзисторно-мемристорной памяти. **Методы.** В работе используются методы топологического и параметрического анализа наноэлектронных структур с мемристорами, метод интервального анализа подобных структур, метод оптимизации роя частиц для решения интервальных алгебраических и дифференциальных уравнений. **Основные результаты.** Предложена структурно-параметрическая модель гибридного устройства памяти на основе мемристоров с учетом конечных приращений их параметров, вызванных воздействием внешних и внутренних факторов. Разработан алгоритм оценки параметров гибридного запоминающего устройства с мемристорами на основе модифицированного метода оптимизации роя частиц. **Обсуждение.** Интервальные математические модели служат основой для разработки новых принципов организации сверхплотной энергонезависимой памяти и создают предпосылки для новых подходов к организации вычислений в памяти. Вычислительный алгоритм, основанный на методе оптимизации роя частиц, позволяет оценить работоспособность гибридных металл-оксид-полупроводниковых структур (МОП-структур) с мемристорами в реальных условиях эксплуатации. В результате выполненной оценки появляется возможность расширить область применения устройств, использующих квантовые эффекты, в различных технических приложениях.

### Ключевые слова

мемристор, МОП-транзистор, память, стабильность, оптимизация, рой частиц

**Ссылка для цитирования:** Бондарев А.В., Ефанов В.Н. Исследование стабильности гибридной МОП-мемристорной памяти с использованием модифицированного метода оптимизации роя частиц // Научно-технический вестник информационных технологий, механики и оптики. 2024. Т. 24, № 6. С. 1059–1065. doi: 10.17586/2226-1494-2024-24-6-1059-1065

## Stability study of hybrid MOS memristor memory using modified particle swarm optimization method

Andrei V. Bondarev<sup>1</sup>, Vladimir N. Efanov<sup>2</sup>✉<sup>1,2</sup> Ufa University of Science and Technology, Ufa, 450076, Russian Federation<sup>1</sup> [bondarevav@kfsu.edu.ru](mailto:bondarevav@kfsu.edu.ru), <https://orcid.org/0000-0002-2933-9599><sup>2</sup> [efanov@mail.ru](mailto:efanov@mail.ru)✉, <https://orcid.org/0000-0002-5917-2910>

**Abstract**

The problem of stability assessment of nanoelectronic structures including hybrid transistor-memristor non-volatile memory is considered. The results of the study of processes in nanoelectronic structures using memristors indicate that in addition to the usual parameter drift inherent in semiconductor devices, new unique effects arise in them, in particular, such effects that lead to uncertainty in the evaluation of the state of memristor memory cells. The study of such effects is in its infancy, in part due to the lack of models that allow full investigation of parameter variability and state drift of memristors. In this regard, we propose to use the metaheuristic particle swarm method which allows us to evaluate the stability of hybrid transistor-memristor memory. The methods of topological and parametric analysis of nanoelectronic structures with memristors, the method of interval analysis of similar structures, the method of particle swarm optimization for solving interval algebraic and differential equations are used in this work. A structural-parametric model of a hybrid memristor-based memory device is proposed, taking into account finite increments of their parameters caused by the influence of external and internal factors. An algorithm for estimating the parameters of a hybrid memristor-based memory device using a modified particle swarm optimization method is developed. Interval mathematical models serve as a basis for the development of new principles of organization of ultra-dense nonvolatile memory and create prerequisites for new approaches to the organization of computations in memory. The computational algorithm based on the method of particle swarm optimization allows us to evaluate the performance of hybrid metal-oxide-semiconductor structures (MOS structures) with memristors under real operating conditions, resulting in the possibility to expand the scope of application of devices using quantum effects in various technical application

**Keywords**

memristor, MOSFET, memory, stability, optimization, swarm of particles

**For citation:** Bondarev A.V., Efanov V.N. Stability study of hybrid MOS memristor memory using modified particle swarm optimization method. *Scientific and Technical Journal of Information Technologies, Mechanics and Optics*, 2024, vol. 24, no. 6, pp. 1059–1065 (in Russian). doi: 10.17586/2226-1494-2024-24-6-1059-1065

**Введение**

В настоящее время проводятся многочисленные исследования в области создания перспективных вычислительных структур, работающих, в том числе, на новых физических принципах. Одной из многообещающих концепций является организация вычислений в памяти устройств на базе нанoeлектронных компонентов. Перенос вычислений из центрального процессора в память устройства позволяет устранить проблему традиционной фон-неймановской архитектуры, поскольку основные затраты времени приходится на передачу данных из процессора в память и обратно. Вычисления в памяти устройства с использованием новых технологий энергонезависимой памяти, таких как мемристоры, для хранения и для выполнения логических операций, демонстрируют большие перспективы для конкретных приложений [1–3].

Еще одно преимущество мемристоров заключается в хорошей совместимости с комплементарными металл-оксид-полупроводниковыми чипами (КМОП-чипами) высокой плотности. МОП-транзисторы применяются в гибридной памяти с переключением сопротивления для устранения проблем с обходом путей, которые существуют в устройствах пассивной мемристорной памяти. Гибридная МОП-мемристорная технология является очень важной новой частью электроники и потенциально может заменить традиционные микросхемы памяти и другие логические схемы на уровне чипов [4, 5]. В настоящее время разработаны проекты логических вентилях на основе мемристоров, таких как NOT, AND, NAND, OR, NOR, XOR и XNOR, а также комбинационных логических схем, включая сумматор, вычитатель и дешифратор.

Перспективы использования подобных логических схем во многом зависят от их способности длительно сохранять заданные величины коммутируемых напряжений и других параметров, которые влияют на резуль-

таты выполнения логических операций. Работы [6–8] посвящены исследованию вариативности параметров кроссбара на основе мемристоров. Вариативность от устройства к устройству и от цикла к циклу включает в себя различия: в наборе материалов; технологическом узле КМОП; диапазоне рабочих токов устройств; диапазонах напряжения чтения и записи и температурной зависимости. Чтобы спроектировать работоспособную систему, необходимо провести анализ проблем, связанных с изменчивостью различных параметров модели мемристора. В большинстве исследовательских работ для анализа изменчивости рассматриваются два или три параметра. Основное внимание уделяется тем параметрам, которые практически важны для проектирования реалистичных мемристивных систем. В первую очередь речь идет об анализе изменчивости соотношения сопротивлений закрытого и открытого состояний ( $R_{off}/R_{on}$ ) мемристора в связи с вариацией параметров поперечной ячейки. Для комплексного решения задач, направленных на оценку влияния вариативности параметров нанoeлектронных структур, широко используются интеллектуальные методы, к числу которых относится метод оптимизации роя частиц (Particle Swarm Optimizer, PSO) [9, 10].

В отличие от других метаэвристических алгоритмов, PSO сочетает в себе способность детально исследовать пространство решений задачи с возможностью эволюционного наследования наилучшего решения, найденного на предыдущих этапах поиска. В результате при относительно простой программной реализации PSO и небольшом количестве параметров, обеспечивающих баланс между скоростью сходимости и качеством найденного решения, метод позволяет эффективно решать сложные оптимизационные задачи. Эти особенности методов PSO делают их привлекательными для исследования режимов работы электронных структур с использованием нанoeлектронных компонентов. В связи с этим в настоящей работе предлагается модифи-

цированный PSO, адаптированный к задаче оценки робастности гибридного запоминающего устройства на основе мемристоров [11, 12].

### Структурно-параметрическая модель гибридного мемристорного устройства памяти

Структура исследуемого гибридного мемристорного кроссбара [13] и фрагмент гибридного запоминающего устройства на основе мемристоров показаны на рис. 1.

Таким образом, базовым элементом, на котором строится резистивно-коммутационное запоминающее устройство, является МОП-транзистор, нагруженный на мемристор. Условное обозначение этого базового элемента и его эквивалентная схема показаны на рис. 2.

В качестве модели мемристора выбрана модель Струкова–Вильямса [13]. Модель полностью описывается следующим набором уравнений

$$\frac{dx}{dt} = kif(x); k = \frac{\mu R_{ON}}{D^2}; f(x) = 4x(1-x); \quad (1)$$

$$u = i[R_{ON}x + R_{OFF}(1-x)],$$

где  $x$  — переменная состояния мемристора;  $k$  — константа, зависящая от физических параметров мемристора;  $\mu$  — подвижность ионного дрейфа;  $D$  — длина мемристора;  $R_{ON}$  и  $R_{OFF}$  — сопротивления мемристора во включенном и выключенном состояниях;  $u$  — приложенное напряжение;  $i$  — ток мемристора;  $f(x)$  — оконная функция.

На основе (1) определим параметры имитационной модели мемристора (рис. 2). Зависимый источник тока  $G1$  задает ток мемристора, зависящий от приложенного напряжения  $u = U_{be}^{te}$  между верхним  $te$  и нижним  $be$  электродами, и от переменной состояния мемристора  $x$ :

$$J_{G1} = \frac{U_{be}^{te}}{[R_{ON}x + R_{OFF}(1-x)]}$$

Элементы, расположенные между электродом  $Y$  и нижним электродом  $be$ , определяют состояние мемри-

стора. Ток источника  $G1$  выберем равным производной по времени от переменной состояния, и он преимущественно протекает через конденсатор  $C_1$  вследствие того, что сопротивление резистора  $R_1$  составляет несколько ГОм. Следовательно, падение напряжения на конденсаторе  $C_1$  оказывается эквивалентным переменной состояния мемристора  $x$ , поскольку оно пропорционально интегралу по времени от его тока. Таким образом,  $f(x)$  принимает вид

$$f(x) = 4U_Y(1 - U_Y).$$

В результате для тока источника  $G1$  получим

$$J_{G1} = \frac{U_{be}^{te}}{[R_{ON}U_Y + R_{OFF}(1 - U_Y)]}$$

Ток источника  $G1$  описывается соотношением

$$J_{GY} = \frac{dx}{dt} = kJ_{G1}f(x) = k \frac{4U_{be}^{te}}{[R_{ON}U_Y + R_{OFF}(1 - U_Y)]} U_Y(1 - U_Y).$$

Резистивные элементы  $R_{GS}$ ,  $R_{GD}$ ,  $R_S$ ,  $R_D$ , межэлектродные емкости  $C_{GS}$ ,  $C_{GD}$  и источник тока  $J_{DS} = S_T U_{GS}$ , где  $S_T$  — крутизна стоковой характеристики, относятся к модели МОП-транзистора.

Дальнейшее построение математической модели проведем с использованием ориентированного графа (рис. 3, *a*), вершины которого соответствуют узлам многополюсника (рис. 2, *b*), а дуги — ветвям. При этом непрерывные линии обозначают ребра графа, а пунктирные — хорды. Поскольку каждому ребру соответствует одно главное сечение, а хорде — главный контур, то для них можно построить матрицы главных сечений  $\mathbf{A}$  и контуров  $\mathbf{B}$  (рис. 3, *b*).

Матрицы (рис. 3, *b*) позволяют составить систему уравнений по первому и второму законам Кирхгофа для векторов отклонений  $\Delta \mathbf{I}$  и  $\Delta \mathbf{U}$  токов и напряжений

$$\mathbf{A} \Delta \mathbf{I} = 0; \mathbf{B} \Delta \mathbf{U} = 0. \quad (2)$$

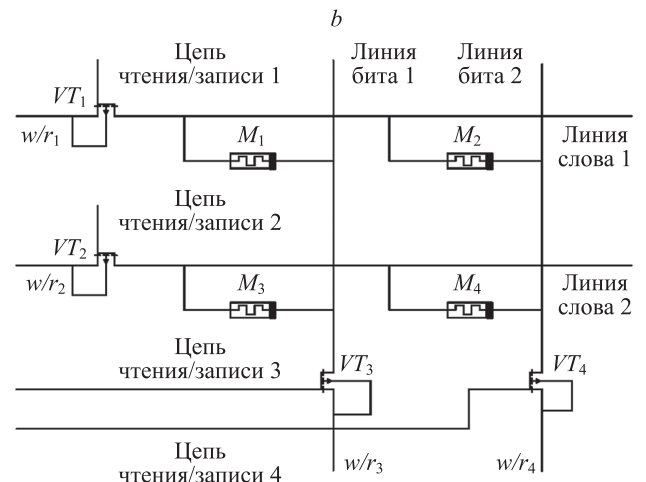
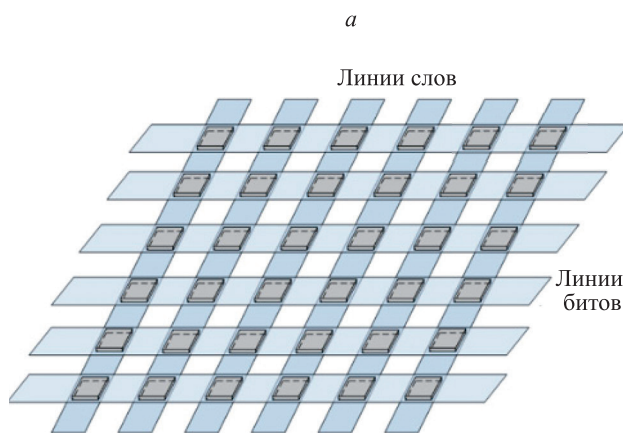


Рис. 1. Структура гибридного мемристорного кроссбара (*a*) и фрагмент гибридного запоминающего устройства на основе мемристоров (*b*):  $VT_1$ – $VT_4$  — МОП-транзисторы;  $M_1$ – $M_4$  — мемристоры;  $w/r_1$ – $w/r_4$  — линии записи/чтения

Fig. 1. Structure of hybrid memristor crossbar (*a*); fragment of memristor-based hybrid memory device (*b*):  $VT_1$ – $VT_4$  — MOSFETs;  $M_1$ – $M_4$  — memristors;  $w/r_1$ – $w/r_4$  — write/read lines

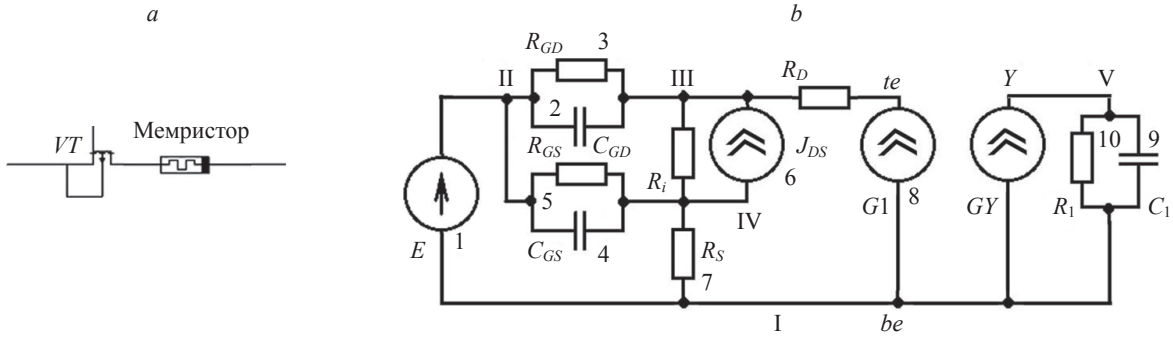


Рис. 2. Условное обозначение (а) и эквивалентная схема (b) основного элемента резистивно-коммутиционного запоминающего устройства.

1–10 — номера электрических ветвей эквивалентной схемы; I–V — номера узлов схемы;  $E$  — источник входного напряжения;  $R_{GS}$  и  $R_{GD}$  — сопротивления затвора относительно областей истока и стока;  $R_S$  и  $R_D$  — сопротивления участков от контакта истока и стока до канала;  $C_{GS}$  и  $C_{GD}$  — межэлектродные емкости, соответственно, между затвором и истоком, и между затвором и стоком;  $R_i$  — внутреннее дифференциальное сопротивление канала;  $J_{DS}$ ,  $G1$ ,  $GY$  — зависимые источники тока;  $R_1$  и  $C_1$  — внутреннее сопротивление и емкость мемристора;  $te$ ,  $be$  — верхний и нижний электроды мемристора;  $Y$  — дополнительный электрод для измерения переменной состояния мемристора

Fig. 2. Basic element of resistive-switching memory device: conventional designation (a); equivalent circuit (b).

1–10 — numbers of electrical branches of the equivalent circuit; I–V — numbers of nodes of this circuit;  $E$  — input voltage source;  $R_{GS}$  and  $R_{GD}$  — gate resistances relative to the source and drain regions;  $R_S$  and  $R_D$  — resistances of the sections from the contact of the source and drain to the channel;  $C_{GS}$  and  $C_{GD}$  — interelectrode capacitances, respectively, between the gate and the source, and between the gate and the drain;  $R_i$  — internal differential resistance of the channel;  $J_{DS}$ ,  $G1$ ,  $GY$  — dependent current sources;  $R_1$  and  $C_1$  — internal resistance and capacitance of the memristor;  $te$ ,  $be$  — upper and lower electrodes of the memristor;  $Y$  — additional electrode for measuring the state variable of the memristor

Отметим, что математическая модель исследуемого устройства в общем виде представляет собой совокупность нелинейных интервальных дифференциальных уравнений. Для обеспечения алгоритмической разрешимости такой модели разобьем вектора  $\Delta I$  и  $\Delta U$  на следующие характерные группы:

$$\Delta I = [\Delta I_C^P; \Delta I_R^P; \Delta I_H^X; \Delta I_R^X]; \Delta U = [\Delta U_H^X; \Delta U_R^X; \Delta U_C^P; \Delta U_R^P],$$

где  $\Delta I_C^P = [\Delta I_2; \Delta I_4; \Delta I_9]$ ;  $\Delta I_R^P = [\Delta I_7]$ ;  $\Delta I_H^X = [\Delta I_8; \Delta I_{10}]$ ;  $\Delta I_R^X = [\Delta I_1; \Delta I_3; \Delta I_5; \Delta I_6]$ ;  $\Delta U_C^P = [\Delta U_2; \Delta U_4; \Delta U_9]$ ;  $\Delta U_R^P = [\Delta U_7]$ ;  $\Delta U_H^X = [\Delta U_8; \Delta U_{10}]$ ;  $\Delta U_R^X = [\Delta U_1; \Delta U_3; \Delta U_5; \Delta U_6]$ .

Здесь индексы P и X означают принадлежность соответствующих векторов к ребрам и хордам, а  $R$ ,  $C$ ,  $H$  — к резистивным, емкостным и нелинейным ветвям.

С учетом выполненной декомпозиции матрицы  $A$  и  $B$  примут вид

$$A = \begin{bmatrix} \mathbf{I} & 0 & \mathbf{A}_H^C & \mathbf{A}_R^C \\ 0 & \mathbf{I} & \mathbf{A}_H^R & \mathbf{A}_R^R \end{bmatrix}; B = \begin{bmatrix} \mathbf{I} & 0 & \mathbf{B}_C^H & \mathbf{B}_R^H \\ 0 & \mathbf{I} & \mathbf{B}_C^R & \mathbf{B}_R^R \end{bmatrix}.$$

В свою очередь, в составе уравнений (2) можно выделить три характерные группы

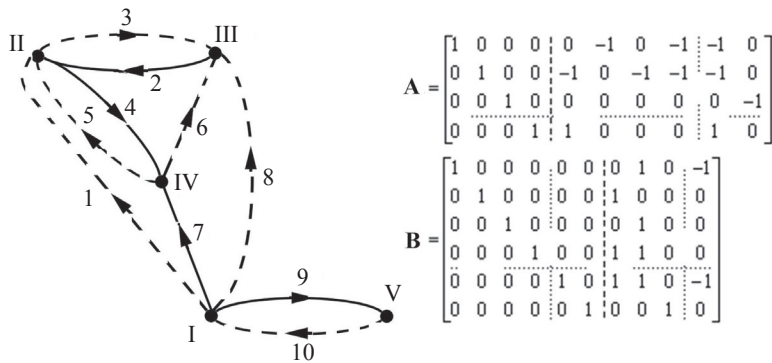


Рис. 3. Анализ структуры резистивно-коммутиционного запоминающего устройства: ориентированный граф (а); матрицы  $A$  и  $B$  (b).  
1–10 — номера ветвей графа; I–V — номера его вершин

Fig. 3. Analysis of the structure of resistive-switching memory device: oriented graph (a), matrices  $A$  and  $B$  (b).  
1–10 — numbers of graph branches; I–V — numbers of its vertices

$$\begin{aligned} \Delta \mathbf{I}_C^P &= -\mathbf{A}_H^C \Delta \mathbf{I}_H^X + \begin{bmatrix} 0 & \vdots & -\mathbf{A}_R^C \end{bmatrix} \begin{bmatrix} \Delta \mathbf{U}_R^P \\ \Delta \mathbf{I}_R^X \end{bmatrix}; \\ \Delta \mathbf{U}_H^X &= -\mathbf{B}_H^H \Delta \mathbf{U}_C^P + \begin{bmatrix} -\mathbf{B}_R^H & \vdots & 0 \end{bmatrix} \begin{bmatrix} \Delta \mathbf{U}_R^P \\ \Delta \mathbf{I}_R^X \end{bmatrix}; \\ \begin{bmatrix} \Delta \mathbf{U}_R^X \\ \Delta \mathbf{I}_R^P \end{bmatrix} &= \begin{bmatrix} -\mathbf{B}_C^R \\ \vdots \\ 0 \end{bmatrix} \Delta \mathbf{U}_C^P + \begin{bmatrix} 0 \\ \vdots \\ -\mathbf{A}_H^R \end{bmatrix} \Delta \mathbf{I}_H^X + \\ &+ \begin{bmatrix} -\mathbf{B}_R^H & 0 \\ \vdots & \vdots \\ 0 & -\mathbf{A}_R^R \end{bmatrix} \begin{bmatrix} \Delta \mathbf{U}_R^P \\ \Delta \mathbf{I}_R^X \end{bmatrix}. \end{aligned} \quad (3)$$

Система уравнений (3) оказывается незамкнутой, поскольку в ней число неизвестных в два раза превышает число уравнений. В качестве недостающих уравнений используем параметрические уравнения, вид которых зависит от свойств описываемых электрических ветвей [14, 15]

$$\begin{aligned} \Delta \mathbf{I}_C^P(t) &= \mathbf{J}_C^{\text{ind}} + \mathbf{C}_{\text{equ}} \frac{d\Delta \mathbf{U}_C^P}{dt}, \\ \Delta \mathbf{U}_H^X(t) &= \mathbf{E}_H^{\text{ind}} + \mathbf{Z}_{\text{equ}}(\Delta \mathbf{I}_H^X, \mathbf{J}_{\text{dep}}), \\ \Delta \mathbf{U}_R^X(t) &= \mathbf{E}_R^{\text{ind}} + \mathbf{R}_{\text{equ}} \Delta \mathbf{I}_R^X(t), \\ \Delta \mathbf{I}_R^P(t) &= \mathbf{J}_R^{\text{ind}} + \mathbf{Y}_{\text{equ}} \Delta \mathbf{U}_R^P(t). \end{aligned} \quad (4)$$

Емкостные ветви описываются системой интервально заданных дифференциальных уравнений с матрицей эквивалентных емкостей  $\mathbf{C}_{\text{equ}}$  и вектором независимых источников тока  $\mathbf{J}_C^{\text{ind}}$ ; нелинейные ветви — системой интервальных, нелинейных алгебраических уравнений с матрицей нелинейных сопротивлений  $\mathbf{Z}_{\text{equ}}(\Delta \mathbf{I}_H^X, \mathbf{J}_{\text{dep}})$ , где  $\mathbf{J}_{\text{dep}}$  — вектор зависимых, управляемых током, источников тока;  $\mathbf{E}_H^{\text{ind}}$  — вектор независимых источников напряжения. Линейные резистивные ветви описываются системой интервально заданных линейных алгебраических уравнений с матрицами сопротивлений  $\mathbf{R}_{\text{equ}} = \text{diag}[R_{GD}; R_{GS}; R_l]$  и проводимостей  $\mathbf{Y}_{\text{equ}} = [1/R_S]$ , а также с векторами независимых источников тока  $\mathbf{J}_R^{\text{ind}}$  и напряжения  $\mathbf{E}_R^{\text{ind}}$ .

Объединяя (3) и (4), получим искомую структурно-параметрическую модель гибридного устройства памяти

$$\begin{cases} \frac{d\Delta \mathbf{U}_C^P}{dt} = \mathbf{V}_1^C \Delta \mathbf{I}_H^X + \mathbf{V}_2^C \begin{bmatrix} \Delta \mathbf{U}_R^P \\ \Delta \mathbf{I}_R^X \end{bmatrix} + \mathbf{V}_3^C \mathbf{J}_C^{\text{ind}}, \\ \mathbf{Z}_{\text{equ}}(\Delta \mathbf{I}_H^X, \mathbf{J}_{\text{dep}}) = \mathbf{V}_1^H \Delta \mathbf{U}_C^P + \mathbf{V}_2^H \begin{bmatrix} \Delta \mathbf{U}_R^P \\ \Delta \mathbf{I}_R^X \end{bmatrix} + \mathbf{V}_3^H \mathbf{E}_H^{\text{ind}}, \\ \begin{bmatrix} \mathbf{B}_R^R & \vdots & \mathbf{R}_{\text{equ}} \\ \vdots & \vdots & \mathbf{A}_R^R \end{bmatrix} \begin{bmatrix} \Delta \mathbf{U}_R^P \\ \Delta \mathbf{I}_R^X \end{bmatrix} = \mathbf{V}_1^R \Delta \mathbf{U}_C^P + \mathbf{V}_2^R \Delta \mathbf{I}_H^X = \begin{bmatrix} \mathbf{E}_R^{\text{ind}} \\ \mathbf{J}_R^{\text{ind}} \end{bmatrix}, \end{cases} \quad (5)$$

где  $\mathbf{V}_1^C, \mathbf{V}_2^C, \mathbf{V}_3^C, \mathbf{V}_1^H, \mathbf{V}_2^H, \mathbf{V}_3^H, \mathbf{V}_1^R, \mathbf{V}_2^R$  — интервальные матрицы параметров исследуемого гибридного устройства памяти.

Алгоритмическая разрешимость полученной модели требует последовательного применения следующей совокупности методов:

— интервального расширения метода Эйлера для решения системы дифференциальных уравнений;

— интервального метода для решения системы нелинейных интервальных уравнений;

— интервального метода для решения системы линейных алгебраических уравнений.

В данной работе в качестве метода решения системы нелинейных интервальных уравнений использовался метод Кравчика, а для решения системы линейных алгебраических уравнений — интервальное расширение метода Холецкого.

Основная проблема, которая возникает при решении системы (5), заключается в том, что операции над интервальными матрицами и интервальными векторами, приводят к монотонному интервальному расширению полученного решения. Чтобы получить наименьший интервал, в котором лежит решение системы (5), предложено использовать метод PSO.

### Оценка параметров гибридного запоминающего устройства на основе мемристоров с помощью модифицированного метода оптимизации роя частиц

Метод PSO позволяет устранить основное противоречие, свойственное интервальному анализу. Как показано в работе [16], внешняя интервальная оценка области значений функции будет тем меньше, чем меньше ширина интервалов для ее аргументов. На этом свойстве основывается метод уточнения области значений интервальной функции за счет дробления исходных интервалов аргументов на ряд подинтервалов с последующим объединением результатов оценки для каждого из них. Однако этот прием делает задачу интервального оценивания чрезвычайно трудоемкой. В то же время метод PSO позволяет эффективно просматривать пространства решений системы уравнений (5), выбирая такую интервальную оболочку искомого решения, которая минимизирует величину  $DR(\Delta_i; \Xi) = \text{dist}(\text{range}(\Delta_i; \Xi), \Delta_i(\xi))$ , где  $\text{range}(\Delta_i; \Xi) = \{\Delta_i(\xi) | \xi \in \Xi\}$ ,  $\Delta_i, i = 1, N$  — интервальные расширения параметров  $\xi$  модели (5),  $\Xi$  — пространство возможных значений этих параметров.

В итоге предлагается следующая модификация метода PSO.

На этапе инициализации роя задается равномерное распределение частиц по всему пространству  $\Xi$ , и начальное значение скорости  $v_0$  (размера шага поиска), с которой все частицы меняют свое положение в пространстве решений.

На следующем этапе проводится оценка качества полученного решения с использованием критерия  $DR(\Delta_i; \Xi)$ . Такая оценка выполняется на каждом шаге решения системы (5). При этом алгоритм запоминает положение частиц, расположенных в окрестности возможной границы интервала оцениваемой функции.

С учетом найденных наилучших индивидуальных положений частиц формируется вектор скорости движения в наиболее перспективные области. Далее происходит обновление положения частиц, которое отражает новый уровень информации, полученной роем на данном этапе поиска решения.

Поиск продолжается до тех пор, пока приращение функции пригодности не достигнет заданного минимального значения, либо когда будет выполнено заданное число итераций. Найденное к этому моменту глобальное наилучшее положение частиц принимается за решение задачи.

На рис. 4 приведены результаты оценки параметров резистивно-коммутационного запоминающего устройства с использованием предложенного метода PSO. Расчет выполнен для следующего интервала параметров модели (1):  $k = 900\text{--}1000$ ,  $R_{ON} = 90\text{--}100$  Ом и  $R_{OFF} = 14\text{--}16$  кОм.

Полученные временные диаграммы совпадают с результатами, полученными в работе [13] для номинального режима работы гибридной схемы памяти на основе мемристоров. Характер изменения переменной состояния свидетельствует о том, что мемристор работает в режиме жесткого переключения. При этом разброс параметров схемы приводит к тому, что уровень записанного напряжения лежит в определенном диапазоне, который в настоящей работе составил порядка 55 мВ. Поскольку правильность считывания записанной информации зависит от уровня записанного напряжения, то чрезмерное изменение напряжения может приводить к ошибкам. В связи с этим проведенное исследование стабильности характеристик запоминающего устройства позволяет оценить рабочий диапазон режимов его работы.

### Заключение

Предложенный метод исследования стабильности нанoeлектронных структур на основе мемристоров позволяет оценить перспективы применения этих устройств в различных технических приложениях. С этой целью проведен анализ динамического поведения гибридных МОП-структур на основе мемристоров в заданном диапазоне внешних и внутренних воздействий с использованием разработанной интервальной математической модели базового элемента резистив-

### Литература

1. Ziegler T., Brackmann L., Hennen T., Bengel C., Menzel S., Wouters D.J. Eliminating capacitive sneak paths in associative capacitive networks based on complementary resistive switches for in-memory computing // Proc. of the 2023 IEEE International Memory Workshop (IMW). 2023. P. 1–4. <https://doi.org/10.1109/IMW56887.2023.10145947>
2. Mannocci P., Baroni A., Melacarne E., Zambelli C., Olivo P., Perez E., Wenger C., Ielmini D. In-memory principal component analysis by crosspoint array of resistive switching memory: A new hardware approach for energy-efficient data analysis in edge computing // IEEE Nanotechnology Magazine. 2022. V. 16. N 2. P. 4–13. <https://doi.org/10.1109/MNANO.2022.3141515>
3. Shalini, Singh K. Power and area efficient hybrid memristor-CMOS based 2's complement fsm for high-performance computing system // Proc. of the 2023 International Conference on Artificial Intelligence and Smart Communication (AISC). 2023. P. 170–174. <https://doi.org/10.1109/AISC56616.2023.10085331>
4. Nawaria M., Kumar S., Gautam M.K., Dhakad N.S., Singh R., Singhal S., Kumar P., Vishvakarma S.K., Mukherjee S. Memristor-inspired digital logic circuits and comparison with 90-/180-nm CMOS technologies // IEEE Transactions on Electron Devices. 2024. V. 71. N 1. P. 301–307. <https://doi.org/10.1109/TED.2023.3278625>

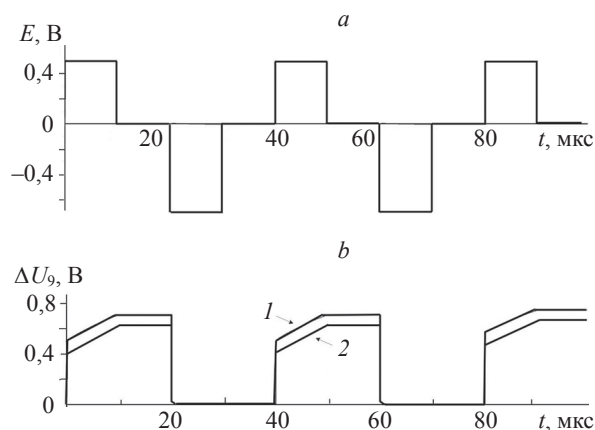


Рис. 4. Временные диаграммы напряжения и переменной состояния мемристора, полученные в процессе записи, чтения и стирания: напряжение источника  $E$  (а); разброс напряжения  $\Delta U_0$  на конденсаторе  $C_1$  (эквивалентное переменной состояния мемристора  $x$ ) (б): 1 и 2 — верхняя и нижняя границы диапазона

Fig. 4. Time diagrams of the memristor voltage and state variable obtained during write, read, and erase: source voltage  $E$  (a); voltage spread  $\Delta U_0$  on capacitor  $C_1$  (equivalent to the memristor state variable  $x$ ) (b): 1 and 2 upper and lower limits of the range

но-коммутационного запоминающего устройства. Подобный анализ позволяет оценить весь диапазон изменения характеристик исследуемых устройств и избежать перебора всех возможных комбинаций параметров при поиске оптимального схемотехнического варианта. Вычислительный алгоритм, основанный на методе оптимизации роя частиц, обеспечивает решение задачи оценки параметров исследуемых устройств с минимальным расширением интервала. Все это служит основой для разработки новых принципов организации сверхплотной энергонезависимой памяти и создает предпосылки для новых подходов к организации вычислений в памяти.

### References

1. Ziegler T., Brackmann L., Hennen T., Bengel C., Menzel S., Wouters D.J. Eliminating capacitive sneak paths in associative capacitive networks based on complementary resistive switches for in-memory computing. *Proc. of the 2023 IEEE International Memory Workshop (IMW)*, 2023, pp. 1–4. <https://doi.org/10.1109/IMW56887.2023.10145947>
2. Mannocci P., Baroni A., Melacarne E., Zambelli C., Olivo P., Perez E., Wenger C., Ielmini D. In-memory principal component analysis by crosspoint array of resistive switching memory: A new hardware approach for energy-efficient data analysis in edge computing. *IEEE Nanotechnology Magazine*, 2022, vol. 16, no. 2, pp. 4–13. <https://doi.org/10.1109/MNANO.2022.3141515>
3. Shalini, Singh K. Power and area efficient hybrid memristor-CMOS based 2's complement fsm for high-performance computing system. *Proc. of the 2023 International Conference on Artificial Intelligence and Smart Communication (AISC)*, 2023, pp. 170–174. <https://doi.org/10.1109/AISC56616.2023.10085331>
4. Nawaria M., Kumar S., Gautam M.K., Dhakad N.S., Singh R., Singhal S., Kumar P., Vishvakarma S.K., Mukherjee S. Memristor-inspired digital logic circuits and comparison with 90-/180-nm CMOS technologies. *IEEE Transactions on Electron Devices*, 2024, vol. 71, no. 1, pp. 301–307. <https://doi.org/10.1109/TED.2023.3278625>

5. Masoumi M. Novel hybrid CMOS/memristor implementation of the AES algorithm robust against differential power analysis attack // *IEEE Transactions on Circuits and Systems II: Express Briefs*. 2020. V. 67. N 7. P. 1314–1318. <https://doi.org/10.1109/TCSII.2019.2932337>
6. Radhakrishnan A., Babu S., James A. Python based memristor model library for variability analysis // *Proc. of the 2023 IEEE International Symposium on Circuits and Systems (ISCAS)*. 2023. P. 1–5. <https://doi.org/10.1109/ISCAS46773.2023.10181939>
7. Kumar R., Chordia A., Aswani A., James A., Tripathi J.N. Uncertainty quantification of memristor crossbar array for vector matrix multiplication // *Proc. of the 2021 IEEE 25th Workshop on Signal and Power Integrity (SPI)*. 2021. P. 1–4. <https://doi.org/10.1109/SPI52361.2021.9505193>
8. Khan R.A., Yang S., Fahad S., Khan S.U., Kalimullah. A modified particle swarm optimization with a smart particle for inverse problems in electromagnetic devices // *IEEE Access*. 2021. V. 9. P. 99932–99943. <https://doi.org/10.1109/ACCESS.2021.3095403>
9. Swari M.H.P., Handika P.S., Satwika K.S., Wahani H.E. Optimization of single exponential smoothing using particle swarm optimization and modified particle swarm optimization in sales forecast // *Proc. of the 2022 IEEE 8th Information Technology International Seminar (ITIS)*. 2022. P. 292–296. <https://doi.org/10.1109/ITIS57155.2022.10010034>
10. Zhao Q., Li C. Two-stage multi-swarm particle swarm optimizer for unconstrained and constrained global optimization // *IEEE Access*. 2020. V. 8. P. 124905–124927. <https://doi.org/10.1109/ACCESS.2020.3007743>
11. Cui Y., Long Z. Load balancing scheduling algorithm based on improved particle swarm optimization // *Proc. of the 2021 IEEE International Conference on Artificial Intelligence and Computer Applications (ICAICA)*. 2021. P. 1044–1047. <https://doi.org/10.1109/ICAICA52286.2021.9498058>
12. Zhuo L., Cheng Z., Wang Y., Liu L. Design of vehicle trajectory optimization based on multiple-shooting method and modified particle swarm optimization // *Proc. of the 2018 37th Chinese Control Conference (CCC)*. 2018. P. 4649–4654. <https://doi.org/10.23919/ChiCC.2018.8483741>
13. Mladenov V. Analysis and simulations of hybrid memory scheme based on memristors // *Electronics*. 2018. V. 7. N 11. P. 289. <https://doi.org/10.3390/electronics7110289>
14. Bondarev A.V., Efanov V.N. Features of the development of a mathematical model of an electric multipole with memresistive branches for nanoelectronic components of quantum computing systems // *IOP Conference Series: Materials Science and Engineering*. 2020. V. 976. N 1. P. 012010. <https://doi.org/10.1088/1757-899X/976/1/012010>
15. Bondarev A.V., Efanov V.N. Investigation of the robustness of nanoelectronic structures based on resonant tunneling elements // *Russian Microelectronics*. 2022. V. 51. N 7. P. 552–561. <https://doi.org/https://doi.org/10.1134/S1063739722070022>
16. Moore R.E. A survey of interval methods for differential equations // *Proc. of the 23rd IEEE Conference on Decision and Control*. 1984. P. 1529–1535. <https://doi.org/10.1109/CDC.1984.272338>

### Авторы

**Бондарев Андрей Владимирович** — кандидат технических наук, доцент, заведующий кафедрой, Уфимский университет науки и технологий, Уфа, 450076, Российская Федерация, [sc 57195249417](https://orcid.org/0000-0002-2933-9599), <https://orcid.org/0000-0002-2933-9599>, [bondarevav@kfosu.edu.ru](mailto:bondarevav@kfosu.edu.ru)

**Ефанов Владимир Николаевич** — доктор технических наук, профессор, профессор, Уфимский университет науки и технологий, Уфа, 450076, Российская Федерация, [sc 57221132632](https://orcid.org/0000-0002-5917-2910), <https://orcid.org/0000-0002-5917-2910>, [efanov@mail.ru](mailto:efanov@mail.ru)

Статья поступила в редакцию 29.04.2024  
Одобрена после рецензирования 19.10.2024  
Принята к печати 26.11.2024

### Authors

**Andrei V. Bondarev** — PhD, Associate Professor, Head of Department, Ufa University of Science and Technology, Ufa, 450076, Russian Federation, [sc 57195249417](https://orcid.org/0000-0002-2933-9599), <https://orcid.org/0000-0002-2933-9599>, [bondarevav@kfosu.edu.ru](mailto:bondarevav@kfosu.edu.ru)

**Vladimir N. Efanov** – D.Sc., Full Professor, Ufa University of Science and Technology, Ufa, 450076, Russian Federation, [sc 57221132632](https://orcid.org/0000-0002-5917-2910), <https://orcid.org/0000-0002-5917-2910>, [efanov@mail.ru](mailto:efanov@mail.ru)

Received 29.04.2024  
Approved after reviewing 19.10.2024  
Accepted 26.11.2024



Работа доступна по лицензии  
Creative Commons  
«Attribution-NonCommercial»